



Curso de Actualización para Egresados y alumnos de grado avanzados

Procesamiento de Señales con Hardware Reconfigurable (FPAA & FPGA)

1. JUSTIFICACIÓN

El procesamiento analógico de señales es el primer eslabón en el proceso de acondicionamiento de una variable de tensión o corriente proveniente de un sensor o transductor. Normalmente, consiste en la adaptación de impedancias a la entrada y salida del sistema, amplificación y filtrado. Durante las últimas décadas los esfuerzos de los fabricantes de circuitos integrados se centraron en el desarrollo de dispositivos que permitieran al diseñador, realizar diseños optimizados en tiempo mínimo.

Al principio, se desarrollaron circuitos integrados que permitían usar un número limitado de componentes pasivos externo, reduciendo las dispersiones causadas por la tolerancia y por la dependencia de la temperatura. Así nacieron los denominados filtros universales, que dentro de un encapsulado de 18 a 20 terminales, permitían la materialización de una estructura de filtrado pasa bajo, pasa alto y pasa banda, simultáneamente.

Posteriormente y con la finalidad de incrementar las prestaciones, se empleó la teoría del capacitor conmutado para eliminar resistencias, ya que, por un lado, se reducía el costo del proceso de integración, y por otro, al necesitar sólo capacitores, las distorsiones y corrimientos por efecto de la temperatura, se reducían notablemente, mejorando entre otras, la relación señal ruido del dispositivo. El resultado de este avance dio un dispositivo que permitía implementar un filtro de cuarto orden basado en funciones de aproximación tipo Butterworth, Chebyshev o Bessel, con pocos componentes externos

A partir de 1990, varias empresas dedicadas al diseño y fabricación de circuitos integrados, utilizando el concepto del capacitor conmutado y de los dispositivos digitales FPGA, dieron un paso muy importante, desarrollaron un circuito integrado preparado para generar funciones analógicas en el cual podía variarse con software y a voluntad del usuario, la estructura interna del dispositivo. A este dispositivo se lo denominó; Arreglos Analógicos Configurables por Campo o FPAA. (del inglés: Field Programmable Analog Arrays).

El enfoque clásico de los cursos de procesamiento analógico de señales que se ofrecen en diversas instituciones, y que también han tenido los cursos dados por el docente que aquí hace esta propuesta, han estado orientados principalmente a mejorar la calidad de las señales por el empleo de métodos y tecnologías clásicas. El contenido del curso que aquí se propone pretende dar un enfoque actualizado del procesamiento de señales con el empleo de FPAA. Esto permitirá gran flexibilidad con la consecuente optimización de

diseño pudiendo encarar proyectos que con el uso de la tecnología clásica serían bastante complejos de llevarlos a cabo.

Los conceptos y métodos que forman parte del contenido de este curso posibilitarán, a los profesionales interesados, la aplicación de estas herramientas en diversas áreas de la ciencia y de la técnica y le abrirán las puertas de un amplio campo de investigación en las disciplinas de filtrado, control automático de ganancia, generación de señales específicas e inteligencia artificial. Entre las áreas de aplicación pueden señalarse: procesamiento de se señales eco gráficas tanto sea en el área de la medicina como de los ensayos no destructivos, sensores remotos, sismógrafos, filtrado inteligente, visión robótica, estudios de suelos y defensa, entre otras.

En nuestro país no está difundido esta tecnología, prácticamente es desconocida por la mayoría de los especialistas en desarrollos analógicos. El objetivo del presente curso está ligado a mostrar los conceptos de esta tecnología y las herramientas disponibles que le permitirán al alumno afrontar nuevos desafíos en esta área del procesamiento de señales y del control.

2. OBJETIVOS

- Introducir a los cursantes en las características de los FPAA dentro del contexto de los sistemas de procesamiento analógicos de señales en tiempo real.
- Dar a conocer las técnicas y herramientas que permiten el procesamiento analógico de señales, usando sistemas híbridos hardware - software.
- Desarrollar experiencia en la aplicación de FPAA mediante la resolución de problemas reales.
- Establecer un paralelismo entre los FPAA y FPGA en lo que refiere al procesamiento de señales.
- Mostrar las técnicas y herramientas actuales para la implementación de filtros digitales sobre FPGA.

3. CONTENIDOS MÍNIMOS

Tema 1: Antecedentes que dieron origen a los FPAA

Filtros universales y de estructura variable. Filtros de capacitor conmutado. Análisis del LMF100 de la firma National. Ventajas e inconvenientes. Necesidad de una estructura analógica más flexible.

Tema 2: Herramientas de simulación: LTspice, Simetrix, Matlab, FilterLab.

Tema 3: Nacimiento y Evolución de los FPAA

Primeros FPAA, funciones que implementaban. FPAA más robustos. FPAA con funciones de control y filtrado elemental. Ejemplo de la serie ispPAC de la firma Lattice. Hacia FPAA más robustos: primer FPAA de la firma Anadigm. FPAA actuales.

Tema 4: Arquitecturas y Funciones básicas de un FPAA

Estructura general de un FPAA. Celda de entrada, celda de salida. Bloque Analógico Configurable (CAB). Control del FPAA. Función de amplificación, suma, diferencia, multiplicación, detección, conversión AD, detección de umbral, filtros de primer y segundo

orden, PWM. Limitaciones en el ancho de banda. Conexión del FPAA al medio y viceversa. Ejemplos de aplicación.

Tema 5: Entorno de programación-Interfaz a usuario

Necesidad de una interfaz. Implementación de las funciones en el interior del FPAA mediante AnadigmDesigner2. Detección de errores. Generación de funciones de prueba: onda cuadrada, rectangular, senoidal y generadas por el usuario. Análisis del optimizador de filtros FilterDesigner. Ejemplos de aplicación.

Tema 6: Programación fuera de línea y en línea

Desventajas de contar sólo con programación fuera de línea. Como se implementan las funciones básicas por medio de un idioma de alto nivel. Programación en línea. Biblioteca de funciones en C++. Ejemplos.

Tema 7: Apilamiento de FPAA y conexión con FPGA

Límite de ocupación del CAB. Concepto de apilamiento, definición de dirección IP. Procesador externo para controlar el direccionamiento del apilamiento en función de la aplicación. Uso de un procesador externo para reconfigurar los parámetros y estructura de un CAB. Conexión de FPAA con FPGA. Ejemplos.

Tema 8: Ejemplos de aplicación.

1- Ejemplo de desarrollo e implementación con FPAA para la determinación de tiempo de tránsito, de un sistema acústico para estudio de suelos que opera bajo la técnica de pulso-transmisión.

2- Ejemplo de desarrollo e implementación con FPAA de un sistema de un receptor óptimo basado en el concepto de correlación para la determinación de la velocidad en un túnel de viento mediante ultrasonido.

3- Desarrollo e implementación con FPAA de efectos musicales especiales:

- Octavador
- Ecuilizador
- Trémolo
- Distorsionador
- Realzador

4- Sistema de adquisición de datos basado en FPAA

5- Diseño e implementación con FPAA de un controlador tipo PID

6- Diseño e implementación con FPAA de un filtro pasa banda de 6to orden

Tema 9: Comparativa FPAA vs. FPGA

Comparativa de FPAA vs. FPGA desde distintas ópticas. Repaso histórico: surgimiento y evolución. Constitución del mercado: interrelación entre distintos actores principales. Arquitectura: cantidad de celdas y tamaño del grano, ancho de banda y tecnología subyacente, consumo y técnicas para disminuir la potencia estática y dinámica, métodos para la configuración: generación y entrega del bitstream, tiempos de configuración.

Tema 10: Filtros digitales sobre FPGA

Estructura del canal de señal para el procesamiento digital de señales. Arquitectura del FPGA Max10. Breve repaso teórico de filtros digitales: FIR e IIR. Ventana de Kaiser. Implementación usando VHDL: enteros, punto fijo y flotante. Bloques DSP de distintos FPGA de Intel: Stratix, Cyclon, Max10. Otros métodos de diseño asistido. Ejemplos de aplicación.

4. METODOLOGÍA

A través de trabajos prácticos los asistentes realizarán las implementaciones de los algoritmos y su aplicación concreta al procesamiento de señales.

5. DURACIÓN

CINCUENTA (50) horas: TREINTA Y SEIS (36) horas áulicas las cuales incluyen clases expositivas, análisis de casos y realización de trabajos prácticos utilizando herramientas de software específico. CATORCE (14) horas extra áulicas para la resolución de problemas.

El curso estará dividido en dos partes

Primera parte, Introducción, incluye los temas 1 al 5.

Distribución del tiempo: 3hs/día, durante seis días, lunes, miércoles y viernes

Calendario: días 26, 28 y 30 de agosto, 2, 4 y 6 de septiembre

Segunda parte, Aplicación, incluye los temas 6 al 10

Distribución del tiempo: 3hs/día, durante seis días, lunes, miércoles y viernes

Calendario: días 9, 11, 13, 16, 18 y 20 de septiembre

6. PERFIL DEL CURSANTE

El curso está orientado a profesionales de las carreras de Ingeniería electrónica, bio ingeniería, o que posean formación en las áreas de procesamiento analógico y digital de señales y conocimientos de idiomas de computación de alto nivel. Así como también para estudiantes avanzados de las mismas carreras.

7. EVALUACIÓN

Para poder presentarse al examen de evaluación, el cursante deberá haber asistido por lo menos al 80% de las clases teóricas.

La aprobación del curso por parte del cursante requiere la aprobación de un examen final compuesto por una prueba de suficiencia, la que consistirá en la implementación de un sistema de procesamiento de señales con FPAA-FPGA.

BIBLIOGRAFÍA DE CONSULTA

Veca, A. C., Lage, A., Ruiz Noguera, M. Filtros Analógicos: Clásicos, basados en Capacitor Conmutado y con FPAA. Primera Edición, 2014. www.dea.fi.unsj/Ultrasonido

Caicedo-Grueso, R., Velazco-Medina, J. Diseño de Circuitos Análogos Usando FPAAs. Tesis de pregrado Grupo de Bioelectrónica y Nanoelectrónica, EIEE, Universidad del Valle, A. A. 25360, Cali, Colombia. 2002.

Franco, S. Design with Operational Amplifiers and Analog integrated Circuits. WCB McGraw-Hill, 1998.

Veca, A., Imhof, A. Sensores Programables para Tomografía Sísmica de Suelos Basados en FPAA. Pp. 1/5-5/5. Ibersensor 2006, Montevideo, Uruguay, 25-29 de septiembre de 2006.

Imhof, A., Veca, A. Caracterización de Suelos Aluvionales Mediante Transmisión de Ondas Compresionales con Piezocristales en Celda Odométrica. Pp. 1/4-4/4. Ibersensor 2006, Montevideo, Uruguay, 25-29 de septiembre de 2006.

Blajevitch, J. Desarrollo de Herramientas para la Programación de Arreglos Analógicos (FPAA). Trabajo Tesis de Graduación, Departamento de Electronica y Automática, Facultad de Ingeniería, Universidad Nacional de San Juan, 2005.

Floy, T. Programmable Analog Arrays. Electronics Devices, Cha. 19. Prentice Hall, 2013
Lattice. PAC-Designer Systems 20. Lattice, Semiconductor Corporation, 2003.

Anadigm. AN221E04 Datasheet. Dynamically Reconfigurable FPAA With Enhanced I/O.

Anadigm. AN231E04 Datasheet. Dynamically Reconfigurable dpASP. 2003.

Anadigm. Voltage Controlled Variable Gain Stage. 2003

Anadigm. User-defined Voltage Transfer Function. 2003.

Anadigm. Rectifier with Low Pass Fiter, 2003.

Anadigm. Analog to digital Converter (SAR). 2003.

Anadigm. Sample and Hold, 2003.

Anadigm. App Note 202. Design Considerations in MixeSignal System Boards. 2003.

Anadigm. App Note 205. Interfacing Analog Signals to the Anadigmvortex FPAA Devices. 2003.

Anadigm. App Note 201. AN220E04 Dinamically Reconfigurable. 2003.

Anadigm. App Note 205.

Laknaur, A., Wang, H. A Methodology to Perform Online Self-Testing for Field-Programmable Analog Array Circuits. IEEE Trans on Instrumentation and Measurement, Vol. 54, NO. 5, october 2005.

Meyer, U. Digital Signal Processing with Field Programmable Gate Arrays, Springer, 2007.

Smith, S.W. The Scientist and Engineer's Guide to Digital Signal Process, Carifornia Technical Publishing, 1999.

FPGAs Provide Reconfigurable DSP Solutions, White Paper, Altera, 2002.

MAX 10 FPGA Device Architecture, Handbook, Altera, 2016.

Stratix II Device Handbook, Volume 1, Altera, 2011.

Stratix II Device Handbook, Volume 2, Altera, 2009.

Cyclone V Device Handbook, Volume 1: Device Interfaces and Integration, Intel FPGA, 2019.